

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of:

SOON-YOUNG EOM

Art Group:

Application No.:

Examiner:

Filed:

For: **broadband phase shifter using
coupled lines and parallel open/short
stubs**

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

REQUEST FOR PRIORITY

Sir:

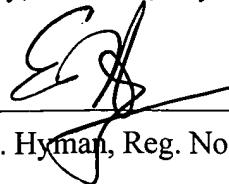
Applicant respectfully requests a convention priority for the above-captioned application, namely:

COUNTRY	APPLICATION NUMBER	DATE OF FILING
Korea	10-2003-0033797	27 May 2003

A certified copy of the document is being submitted herewith.

Respectfully submitted,

Blakely, Sokoloff, Taylor & Zafman LLP



Eric S. Hyman, Reg. No. 30,139

Dated: 4/16/09

12400 Wilshire Boulevard, 7th Floor
Los Angeles, CA 90025
Telephone: (310) 207-3800



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출 원 번 호 : 10-2003-0033797
Application Number

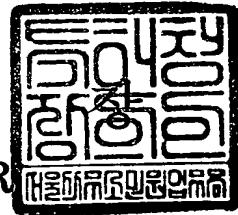
출 원 년 월 일 : 2003년 05월 27일
Date of Application MAY 27, 2003

출 원 인 : 한국전자통신연구원
Applicant(s) Electronics and Telecommunications Research Insti



2003 년 12 월 04 일

특 허 청
COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	2003.05.27
【발명의 명칭】	결합 선로와 병렬 개방/단락 스터브들을 이용한 광대역 위상 천이기
【발명의 영문명칭】	Broadband Phase Shifter Using a Coupled Line and Parallel Open/Short Stubs
【출원인】	
【명칭】	한국전자통신연구원
【출원인코드】	3-1998-007763-8
【대리인】	
【명칭】	특허법인 신성
【대리인코드】	9-2000-100004-8
【지정된변리사】	변리사 정지원, 변리사 원석희, 변리사 박정후
【포괄위임등록번호】	2000-051975-8
【발명자】	
【성명의 국문표기】	엄순영
【성명의 영문표기】	EOM, Soon Young
【주민등록번호】	641101-1347610
【우편번호】	305-390
【주소】	대전광역시 유성구 전민동 나래아파트 102-501
【국적】	KR
【발명자】	
【성명의 국문표기】	전순익
【성명의 영문표기】	JEON, Soon Ik
【주민등록번호】	610929-1093214
【우편번호】	302-150
【주소】	대전광역시 서구 만년동 강변아파트 109-1201
【국적】	KR
【발명자】	
【성명의 국문표기】	채종석
【성명의 영문표기】	CHAE, Jong Suk

【주민등록번호】	550623-1235125		
【우편번호】	305-340		
【주소】	대전광역시 유성구 도룡동 391 타운하우스 11-201		
【국적】	KR		
【공지예외적용대상증명서류의 내용】			
【공개형태】	간행물 발표		
【공개일자】	2003.04.30		
【심사청구】	청구		
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사 를 청구합니다. 대리인 특허법인 신성 (인)		
【수수료】			
【기본출원료】	20	면	29,000 원
【가산출원료】	28	면	28,000 원
【우선권주장료】	0	건	0 원
【심사청구료】	16	항	621,000 원
【합계】	678,000 원		
【감면사유】	정부출연연구기관		
【감면후 수수료】	339,000 원		
【기술이전】			
【기술양도】	희망		
【실시권 허여】	희망		
【기술지도】	희망		
【첨부서류】	1. 요약서·명세서(도면)_1통 2. 공지예외적용대상(신규성상실의 예외, 출원시의특례)규정을 적용받 기 위한 증명서류_1통		

【요약서】

【요약】

1. 청구범위에 기재된 발명이 속한 기술분야

본 발명은 결합 선로와 병렬 개방/단락 스터브들을 이용한 광대역 위상 천이기에 관한 것임.

2. 발명이 해결하려고 하는 기술적 과제

본 발명은 두 회로망간의 균일한 위상차 특성인 광대역 위상 특성을 얻기 위하여 결합 선로와 주 전송 선로 그리고 주 전송 선로의 양 끝단에 $\lambda/8$ 개방-단락 병렬 스터브들을 부착하여 새로운 스위치망 구조의 광대역 위상 천이기를 제공하는데 그 목적이 있음.

3. 발명의 해결방법의 요지

본 발명은, 광대역 위상 천이기에 있어서, 입출력 특성 임피던스가 Z_0 이며 전기적 길이가 Θ_1 인 기준 표준 전송 선로를 포함하는 제 1 경로 회로망; 중심에 특성 임피던스가 Z_m 이고 전기적 길이가 Θ_m 인 대칭적인 두 개의 주 전송 선로가 결합 선로에 의해 결합되어 위치되며, 상기 주 전송 선로의 양 끝단에 특성 임피던스가 Z_s 이고 전기적 길이가 Θ_s 인 개방 병렬 스터브 및 단락 병렬 스터브가 연결된 제 2 경로 회로망; 및 상기 제 1 경로 회로망과 상기 제 2 경로 회로망 중에서 하나의 경로만을 선택하는 스위칭 수단을 포함한다.

4. 발명의 중요한 용도

본 발명은 광대역 위상 천이기 등에 이용됨.

【대표도】

도 2

1020030033797

출력 일자: 2003/12/13

【색인어】

광대역 위상 천이기, 주 전송 선로, 결합 선로, 병렬 개방/단락 스터브, 우모드 및 기모드 해석,
대역폭

【명세서】

【발명의 명칭】

결합 선로와 병렬 개방/단락 스터브들을 이용한 광대역 위상 천이기{Broadband Phase Shifter Using a Coupled Line and Parallel Open/Short Stubs}

【도면의 간단한 설명】

도 1 은 두 표준 전송 선로들간의 주파수에 따른 위상 천이 특성을 보여주는 그래프.

도 2 는 본 발명에 따른 광대역 위상 천이기의 회로망에 대한 일실시예 상세 구조도.

도 3 은 도 2 의 위상 천이기 회로망의 제 1 경로 회로망에 대한 등가 회로도.

도 4 는 도 2 의 위상 천이기 회로망의 제 2 경로 회로망에 대한 등가 회로도.

도 5 는 Θ_m 값의 변화에 따른 최적의 Z_m 과 Z_s 의 값을 나타내는 그래프.

도 6 은 Θ_m 값의 변화에 따른 입출력 VSWR(정재파비) 및 위상 대역폭을 나타내는 그래프.

도 7 은 R 값의 변화에 따른 최적의 Z_m 과 Z_s 의 값을 나타내는 그래프.

도 8 은 R 값의 변화에 따른 입출력 VSWR 및 위상 대역폭을 나타내는 그래프.

도 9 는 R 값의 변화에 따른 입출력 반사 손실의 주파수 응답 특성을 나타내는 그래프.

도 10 은 R 값의 변화에 따른 위상 오차의 주파수 응답 특성을 나타내는 그래프.

도 11 은 본 발명에 따라 제작된 180도 위상 천이기.

도 12 내지 도 14 는 Θ_m 이 각각 0도, 10도, 90도일 때 180도 위상 천이기를 시뮬레이션 한 결과 및 측정된 성능을 나타내는 그래프.

도 15 는 표준 쉬프만 구조의 경우 180도 위상 천이기를 시뮬레이션한 결과 및 측정된 성능을 나타내는 그래프.

* 도면의 주요 부분에 대한 부호의 설명

MTL : 제 1 경로 회로망의 표준 전송 선로

TL1, TL2 : 각각 제 2 경로 회로망의 전송 선로

CL1, CL2 : 제 2 경로 회로망의 결합 선로

OSL1, OSL2 : 제 2 경로 회로망의 $\lambda/8$ (45도) 개방 병렬 스터브 선로

SSL1, SSL2 : 제 2 경로 회로망의 $\lambda/8$ (45도) 단락 병렬 스터브 선로

D1, D2 : 경로 1을 선택하는 다이오드

D3, D4 : 경로 2를 선택하는 다이오드

1, 2, 3, 4 : 입력 단자

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<23> 본 발명은 결합 선로 및 병렬 개발/단락 스터브들을 이용한 광대역 위상 천이기로, 더욱 상세하게는 두 회로망간의 균일한 위상차 특성인 광대역 위상 특성을 얻기 위하여 결합 선로와 주 전송 선로 그리고 주 전송 선로의 양 끝단에 $\lambda/8$ (45도) 개방/단락 병렬 스터브들을 부착한 새로운 전송형 스위치망 구조의 광대역 위상 천이기에 관한 것이다.

<24> 일반적으로, 위성 통신, 방송, 이동 통신, 지상 통신 등의 무선 통신 시스템이 이동 환경 하에서 적절히 동작하기 위해서는 높은 지향성의 위상 배열 안테나가 요구된다. 이러한 위상 배열 안테나는 원하는 방향으로 안테나 전자 빔을 성형할 수 있으며, 이러한 전자 빔 성형을 위한 위상 배열 안테나의 가장 핵심 부품으로 위상 천이기가 필요하다.

<25> 위상 천이기는 RF 신호의 위상을 변화시키는 2단자 소자로, 제어 신호(직류 바이어스 전압/전류)에 의해 입출력 신호간에 요구되는 위상차를 제공하는 기능을 하며, 1960년대로 접어들면서 반도체 다이오드 위상 천이기가 개발된 후 위상 배열 기술의 필요성에 의해 본격적으로 위상 천이기 개발이 활발하게 이루어져왔다.

<26> 위상 천이기는 크게 디지털 방식과 아날로그 방식으로 양분되며, 디지털 방식은 페라이트 소재와 반도체(다이오드, FET) 소재를 이용한 기술로 나뉘어 진다. 페라이트 소재를 이용한 위상 천이기는 고출력, 작은 삽입손실, 높은 입출력 정합에 유리하며, 반도체 소재를 이용한 위상 천이기는 높은 스위칭 속도, 가역성, 신뢰성, 양호한 온도 특성, 경량화 및 소형화에 유리하다. 한편, 반도체 소재를 이용한 위상 천이기는 크게 전송형(Transmission type)과 반사형(Reflection type)으로 분류된다. 전송형은 개폐형, 부하형이 있으며, 반사형은 서큐레이터 결합형과 하이브리드 결합형으로 분류할 수 있다.

<27> 도 1 은 두 표준 전송 선로들 간의 주파수에 따른 위상 천이 특성을 보여주는 그래프이다. 일반적으로, 전송 선로의 전기적인 길이(Electrical length)의 차이만을 이용한 단순 구조

의 위상 천이기의 경우, 도 1에 도시된 바와 같이, 대역 내에서의 주파수별 위상 특성 차이로 인한 $\pm\epsilon \Delta\phi$ 의 위상오차를 보이며, 이러한 오차는 전송 선로의 위상 산란 특성으로부터 기인된 것으로 위상 오차에 대한 동작 대역폭을 제한하는 주요 원인이 된다.

<28> 이러한 동작 주파수 대역 내에서의 위상 오차를 줄이기 위하여, 다양한 형태의 회로망이 지속적으로 연구되어 왔으며, 여러 문헌들을 통하여 보고되어 왔으나, 각각의 회로망이 갖는 고유한 제한 요인으로 인하여 여러가지 문제점이 있으며 따라서 그 적용 범위는 일부에 국한되어 왔다.

<29> 종래에 제안된 위상 천이기에 대해 살펴보면 다음과 같다.

<30> 우선, "Try $\lambda/8$ stubs for fast fixed phase shifts"(Microwaves, pp. 67-68, 18, December, 1979)에 게재된 위상 천이기는 두 경로 중 하나의 경로를 선택하는 스위치 회로망 구조를 가지며, 상기 회로망의 구조는, 위상이 지연되는 한 개의 경로는 Z_0 의 임피던스를 갖는 표준 전송 선로를 사용하고, 위상이 앞서는 다른 경로는 180도($\lambda/2$) 위상 길이를 갖는 전송 선로의 중심에 $\lambda/8$ (45도) 개방/단락 병렬 스터브들을 갖는다. 상기 위상 천이기의 구조는 옥타브 대역에 걸쳐 15도 내지 135도의 범위 내에서 선택적으로 위상 천이를 할 수 있다. 그러나, 상기 위상 천이기는 설계상 위상의 범위가 15도에서 135도로 제한되어 있으며, 위상이 앞서는 경로의 회로망이 낮은 특성 임피던스를 가지므로 이중 스터브를 적용하는 회로 구현시 바람직하지 못하다는 구조적인 문제점이 있다.

<31> 또한, "A 4.5 to 18 GHz phase shifter"(IEEE MTT Int. Microwave Symp. Digest, pp. 601-604, 1985)에 게재된 광대역 180도 위상 천이기는 동작 대역 내에서 위상 특성이 주파수와 독립적으로 동작하는 구조를 갖는다. 상기 위상 천이기 비트는 두 경로로 구성되는 스위치망 구조이며, 각 경로는 결합 전송 선로 부분과 π -형 하이브리드형 회로망 부분으로 구성되고, 상대적인 위상 차이는 두 경로의 위상차로서 180도이다.

<32> 그러나, 상기 위상 천이기는 고정된 180도의 위상 천이량을 갖으며, 부가적으로 요구되는 입출력 정합 회로가 동작 대역폭을 감소시키는 원인으로 작용한다는 문제점이 있다. 그리고, 제작이 용이한 HMIC(Hybrid Microwave Integrated Circuit)기술로는 구현이 불가능하여, MMIC(Monolithic Microwave Integrated Circuit)의 형태로만 구현이 가능하다는 제작상의 단점이 있다.

<33> 상기와 같은 제작상의 단점은, "A new class of broad-band microwave 90-degree phase shifters"(IRE Trans. Microwave Theory Tech., pp. 232-237, 1958) 및 "Novel Schiffman phase shifters"(IEEE Trans. Microwave Theory Tech., MTT-41, (1), pp. 9-14, 1993)에 게재된 바와 같이 후막 기술로 구현이 어려운 쉬프만(Schiffman) 위상 천이기에서도 확인할 수 있으며, 전송 선로 사이의 결합량이 감소할수록 대역폭 역시 감소하는 광대역 설계상의 단점을 보이고 있다.

<34> 즉, 상기의 종래 기술에 따른 위상 천이기는 제작상, 설계상의 단점으로 인해 전기적인 특성의 제한 및 설계 및 공정 비용과 같은 개발 비용이 비싸다는 문제점이 있다.

【발명이 이루고자 하는 기술적 과제】

<35> 본 발명은 상기 문제점을 해결하기 위하여 제안된 것으로, 두 회로망간의 균일한 위상차 특성인 광대역 위상 특성을 얻기 위하여 결합 선로와 주 전송 선로 그리고 주 전송 선로의 양 끝단에 $\lambda/8$ 개방/단락 병렬 스터브들을 부착한 새로운 전송형 스위치망 구조의 광대역 위상 천이기를 제공하는데 그 목적이 있다.

【발명의 구성 및 작용】

<36> 상기 목적을 달성하기 위한 본 발명의 장치는, 광대역 위상 천이기에 있어서, 입출력 특성 임피던스가 Z_0 이며 전기적 길이가 Θ_1 인 기준 표준 전송 선로를 포함하는 제 1 경로 회로망; 중심에 특성 임피던스가 Z_m 이고 전기적 길이가 Θ_m 인 대칭적인 두 개의 주 전송 선로가 결합 선로에 의해 결합되어 위치되며, 상기 주 전송 선로의 양 끝단에 특성 임피던스가 Z_s 이고 전기적 길이가 Θ_s 인 개방 병렬 스터브 및 단락 병렬 스터브가 연결된 제 2 경로 회로망; 및 상기 제 1 경로 회로망과 상기 제 2 경로 회로망 중에서 하나의 경로만을 선택하는 스위칭 수단을 포함한다.

<37> 상술한 목적, 특징들 및 장점은 첨부된 도면과 관련한 다음의 상세한 설명을 통하여 보다 분명해 질 것이다. 이하, 첨부된 도면을 참조하여 본 발명에 따른 바람직한 일실시예를 상세히 설명한다.

<38> 도 2 는 본 발명에 따른 광대역 위상 천이기의 회로망에 대한 일실시예 상세 구조도이다.

<39> 도 2 에 도시된 바와 같이, 본 발명에 따른 위상 천이기 회로망은 단일 결합 선로를 갖는 제 1 실시예(도 2 (a))와 이중 병렬 결합 선로를 갖는 제 2 실시예(도 2 (b))의 두 가지 구조로 구현될 수 있다. 한편, 본 발명에 따른 위상 천이기 회로망은 각각 경로 1 및 경로 2 의 두 개의 경로로 이루어졌으며, 다이오드 D1, D2 그리고 D3, D4 쌍의 상호 토플 스위칭(toggle switching) 동작으로 두개의 경로중에서 하나의 경로만이 선택된다.

<40> 먼저, 도 2 (a) 에 도시된 위상 천이기 회로망에 대해 상세히 설명하면 다음과 같다. 도 2 (a) 에 도시된 바와 같이, 본 발명에 따른 위상 천이기의 회로망은, 제 1 및 제 2 다이오드 (D1, D2) 쌍, 제 3 및 제 4 다이오드(D3, D4) 쌍의 토플 스위칭(toggle switching) 동작을 통해 제 1 경로 회로망과 제 2 경로 회로망 중에서 하나의 경로만을 선택하는 스위칭부와 제 1 경로 회로망 및 제 2 경로 회로망으로 구성된다.

<41> 이 때, 제 1 경로 회로망은 위상 지연 회로망으로서 상기 위상 지연 회로망은 설계하고자 하는 위상 천이기의 특성에 따라 입출력 특성 임피던스 Z_0 및 원하는 위상 천이량에 따라 전기적인 길이를 조절할 수 있는 표준 전송 선로(MTL)로 구성된다. 표준 전송 선로(MTL)의 전

기적 길이 Θ_1 은 동작 주파수 대역의 중심 주파수(f_0)에서 설계된 기본 위상 천이량인 180도($\lambda/2$)에 원하는 위상 천이량을 얻기 위한 부가적인 전기적 길이를 합한 값을 갖는다. 이러한 부가적인 표준 전송 선로(MTL)의 전기적인 길이는 중심 주파수보다 낮은 주파수 대역에서는 중심 주파수에서보다 위상이 지연되고, 높은 주파수에서는 위상이 앞서는 전형적인 대역내 위상 오차인 $\pm\epsilon_{\Delta\phi}$ 의 특성(도 1 참조)을 보인다.

<42> 또한, 제 2 경로 회로망은 그 중심에는 특성 임피던스 Z_m , 전기적 길이 Θ_m 인 대칭적인 두개의 주 전송 선로(TL1, TL2)와 임의의 결합 특성을 갖는 결합 선로(CL1)가 위치하며, 또한 제 2 경로 회로망의 양 끝단에는 특성 임피던스 Z_s , 전기적 길이 Θ_s 가 $\lambda/8$ (45도)인 개방 및 단락 스터브(OSL1, OSL2, SSL1, SSL2)가 각각 병렬로 연결된 복합 구조를 갖는다.

<43> 이 때, 제 2 경로 회로망은 개방 및 단락 스터브(OSL1, OSL2, SSL1, SSL2)를 연결함으로써 상기 제 1 경로 회로망 보다 더 강한 위상 산란 특성(dispersive phase characteristic)을 가지며, 주파수에 따른 위상 기울기(phase slope)는 원하는 위상 천이량에 따라 주 전송 선로(TL1, TL2)의 전기적인 길이 Θ_m (0도에서 90도의 범위), 주 전송 선로(TL1, TL2)의 특성 임피던스 Z_m , 병렬 스터브들(OSL1, OSL2, SSL1, SSL2)의 특성 임피던스 Z_s 그리고 결합 선로(CL1)의 결합 특성 R 을 조정함으로써 얻을 수 있다.

<44> 본 발명에 따른 위상 천이기의 구조에 대한 이론적 해석은 이상적인 무손실 전송 선로 이론(lossless transmission line theory)을 기본으로 하여 구조의 대칭성을 고려한 우모드(even mode) 및 기모드(odd mode) 해석 방법을 사용한다.

<45> 도 3 은 도 2 (a) 의 위상 천이기 회로망의 제 1 경로 회로망에 대한 등가 회로이다. 도 3 에 도시된 각각의 우모드, 기모드 등가 회로에 대한 입력 임피던스는 각각 하기의 [수학식 1], [수학식 2]와 같이 표현된다.

<46>

$$Z_{in, \text{e1}} = -jZ_0 \cot\left(\frac{\theta_1}{2}\right)$$

【수학식 1】

<47>

$$Z_{in, \text{o1}} = jZ_0 \tan\left(\frac{\theta_1}{2}\right)$$

【수학식 2】

<48>

여기서 Z_0 는 입출력 특성 임피던스이다.

<49>

또한, 입력 단자 1에서의 우모드 및 기모드 반사 계수는 각각 하기의 [수학식 3], [수학식 4]와 같이 주어진다.

<50>

$$\Gamma_{e1} = \frac{Z_{in, \text{e1}} - Z_0}{Z_{in, \text{e1}} + Z_0} = \frac{-1 - j \cot\left(\frac{\theta_1}{2}\right)}{1 - j \cot\left(\frac{\theta_1}{2}\right)}$$

【수학식 3】

<51>

$$\Gamma_{\sigma 1} = \frac{Z_{in,pl} - Z_0}{Z_{in,pl} + Z_0} = \frac{-1 + j \tan\left(\frac{\theta_1}{2}\right)}{1 + j \tan\left(\frac{\theta_1}{2}\right)}$$

【수학식 4】

<52>

따라서, 제 1 경로 회로망에 대하여 얻어진 우모드 및 기모드 반사 계수에 대하여 중첩의 원리를 적용하여 제 1 경로 회로망에 대한 산란 매개 변수(scattering parameters) S_{ij} ($i, j=1, 2$)를 유도하면 하기의 [수학식 5], [수학식 6]과 같다.

<53>

$$S_{11} = S_{22} = \frac{1}{2}(\Gamma_{\epsilon 1} + \Gamma_{\sigma 1}) = 0$$

【수학식 5】

<54>

$$S_{21} = S_{12} = \frac{1}{2}(\Gamma_{\epsilon 1} - \Gamma_{\sigma 1}) = (\cos\theta_1 - j \sin\theta_1)$$

【수학식 6】

<55>

도 4 는 도 2 (a) 의 위상 천이기 회로망의 제 2 경로 회로망에 대한 등가 회로이다. 도 4 에 도시된 각각의 우모드, 기모드 등가 회로에 대한 입력 어드미턴스들은 각각 하기의 [수학식 7], [수학식 8]과 같이 표현된다.

<56>

$$Y_{in_{\rho 2}} = j \left\{ \frac{Y_m (Y_{me} \tan \theta_c + Y_m \tan \theta_m)}{Y_m - Y_{me} \tan \theta_c \tan \theta_m} - 2Y_s \cot 2\theta_s \right\}$$

【수학식 7】

<57>

$$Y_{in_{\rho 2}} = j \left\{ \frac{Y_m (-Y_{mo} \cot \theta_c + Y_m \tan \theta_m)}{Y_m + Y_{mo} \cot \theta_c \tan \theta_m} - 2Y_s \cot 2\theta_s \right\}$$

【수학식 8】

<58>

상기 [수학식 7], [수학식 8]에는 $\tan \theta_s - \cot \theta_s = -2\cot \theta_s$ 의 관계식이 사용되었으며,

각 선로의 특성 어드미턴스는 $Y_m = 1/Z_m$, $Y_{me} = 1/Z_{me}$, $Y_{mo} = 1/Z_{mo}$, $Y_s = 1/Z_s$ 의 관계로 주어진다.

<59>

또한, 입력 단자 3에서의 우모드 및 기모드 반사 계수는 하기의 [수학식 9], [수학식 10]과 같이 주어진다.

<60>

$$\Gamma_{e2} = \frac{Y_0 - Y_{in_{\rho 2}}}{Y_0 + Y_{in_{\rho 2}}} = \frac{Y_0 - j \left\{ \frac{Y_m (Y_{me} \tan \theta_c + Y_m \tan \theta_m)}{Y_m - Y_{me} \tan \theta_c \tan \theta_m} - 2Y_s \cot 2\theta_s \right\}}{Y_0 + j \left\{ \frac{Y_m (Y_{me} \tan \theta_c + Y_m \tan \theta_m)}{Y_m - Y_{me} \tan \theta_c \tan \theta_m} - 2Y_s \cot 2\theta_s \right\}}$$

【수학식 9】

<61>

$$\Gamma_{o2} = \frac{Y_0 - Y_{in,2}}{Y_0 + Y_{in,2}} = \frac{Y_0 - j \left\{ \frac{Y_m (-Y_{mo} \cot \theta_c + Y_m \tan \theta_m)}{Y_m + Y_{mo} \cot \theta_c \tan \theta_m} - 2Y_s \cot 2\theta_s \right\}}{Y_0 + j \left\{ \frac{Y_m (-Y_{mo} \cot \theta_c + Y_m \tan \theta_m)}{Y_m + Y_{mo} \cot \theta_c \tan \theta_m} - 2Y_s \cot 2\theta_s \right\}}$$

【수학식 10】

<62>

여기서, Y_0 은 입출력 특성 어드미턴스이다. 따라서, 제 2 경로 회로망에 대하여 얻어진 우모드 및 기모드 반사 계수에 대하여 중첩의 원리를 적용하여 제 2 경로 회로망에 대한 산란 매개 변수 S_{ij} ($i, j=3, 4$)를 유도하면 하기의 [수학식 11], [수학식 12]와 같다.

<63>

$$S_{33} = S_{44} = \frac{1}{2} (\Gamma_{e2} + \Gamma_{o2}) = \frac{1}{2} \left(\frac{Y_0 - jT_e(f)}{Y_0 + jT_e(f)} + \frac{Y_0 + jT_o(f)}{Y_0 - jT_o(f)} \right)$$

【수학식 11】

<64>

$$S_{43} = S_{34} = \frac{1}{2} (\Gamma_{e2} - \Gamma_{o2}) = \frac{1}{2} \left(\frac{Y_0 - jT_e(f)}{Y_0 + jT_e(f)} - \frac{Y_0 + jT_o(f)}{Y_0 - jT_o(f)} \right)$$

【수학식 12】

<65>

여기서 $T_e(f)$ 와 $T_o(f)$ 는 하기의 [수학식 13]과 [수학식 14]와 같으며, θ_m , θ_c , θ_s 는 모두 주파수의 함수이다.

<66>

$$T_e(f) = \frac{Y_m(Y_{me} \tan \theta_c + Y_m \tan \theta_m)}{Y_m - Y_{me} \tan \theta_c \tan \theta_m} - 2Y_s \cot 2\theta_s$$

【수학식 13】

<67>

$$T_o(f) = \frac{Y_m(Y_{mo} \cot \theta_c - Y_m \tan \theta_m)}{Y_m + Y_{mo} \cot \theta_c \tan \theta_m} + 2Y_s \cot 2\theta_s$$

【수학식 14】

<68>

한편, 도 2 (a) 의 제 2 경로 회로망의 설계 변수들 Z_m , Z_{me} , Z_{mo} , Z_s , Θ_m , Θ_c , Θ_s 중

에서 Θ_s 는 독립적으로 중심 주파수에서 45도이며, 중심 주파수에서 회로망의 전기적 특성을 보장하기 위해서 Z_{me} , Z_{mo} , Θ_c 는 하기의 [수학식 15], [수학식 16], [수학식 17]의 관계가 만족되어야 한다.

<69>

$$Z_{me} = \sqrt{R} Z_m$$

【수학식 15】

<70>

$$Z_{mo} = \frac{Z_m}{\sqrt{R}}$$

【수학식 16】

<71>

$$\theta_e = \tan^{-1} \left(\sqrt{R \left\{ \frac{1 - \cos(180^\circ - 2\theta_m)}{1 + \cos(180^\circ - 2\theta_m)} \right\}} \right)$$

【수학식 17】

<72>

여기서 $R = Z_{me}/Z_{mo}$ 이며, 제 2 경로 회로망의 주 전송 선로 및 결합 선로 전체의 전기적 길이는 중심 주파수에서 180도이다. 이러한 전기적 길이 조건으로부터 상기 [수학식 17]을 유도할 수 있으며, 입출력 정합을 유지하면서 주 전송 선로의 특성 임피던스 Z_m 을 변화 시킬 수 있다. 제 2 경로 회로망의 나머지 설계 변수들인 Z_m , Z_s , Θ_m 과 새롭게 도입된 결합 선로의 결합 특성을 결정하는 변수 R 은 회로망의 위상 산란 특성(또는 위상 기울기)을 결정하는 설계 변수들로서 원하는 위상 천이량에서 정해진 입출력 정합 및 위상 오차에 대한 설계 조건들을 고려하여 임의로 결정할 수 있다. 이 때, 각 설계 변수들은 회로 구현이 용이하도록 결정되어야 한다. 설계 변수 Z_m , Z_s , Θ_m , 그리고 R 에 대한 상호 관계 그래프는 이후에 상세히 서술하도록 한다.

<73>

도 2 (a)의 위상 천이기의 상대적인 전달 위상 천이량은 상기 [수학식 6]과 [수학식 12]로부터 하기의 [수학식 18]과 같이 표현될 수 있다.

<74>

$$\Delta\phi_T(f) = \text{ang}(S_{21}) - \text{ang}(S_{43}) = -\theta_l(f) + \pi - \tan^{-1} \left(\frac{Y_0^2 + T_e T_o}{T_e - T_o} \right)$$

【수학식 18】

<75> 여기서 $a_1(f) = [\pi + \Delta\phi_T(f_o)]\tilde{f}$, $\tilde{f} = f/f_o$ 이다.

<76> 도 2 (a) 의 광대역 위상 천이기의 제 1 경로 회로망의 입출력 임피던스는 이미 정합되어 있으며, 전달 특성과 관련하여 그 크기는 항상 1이고 위상만 Θ_1 만큼 지연된다.

<77> 한편, 제 2 경로 회로망은 중심 주파수에서 각각 $T_e(f_0) = \infty$, $T_o(f_0) = 0$ 이므로 중심 주파수에서는 $S_{33} = S_{44} = 0$, $S_{34} = S_{43} = -1$ 의 값을 갖는다. 중심 주파수에서 벗어난 주파수에서는 $T_e(f) = \alpha$, $T_o(f) = \beta$ 의 유한한 값을 갖는다. 여기서, α , β 는 각각 실수이다.

<78> 또한, 위상 오차는 하기의 [수학식 19]와 같이 표현할 수 있다.

<79>

$$\varepsilon_{\Delta\phi}(f) = \pm |\Delta\phi_T(f) - \Delta\phi_T(f_o)|$$

【수학식 19】

<80> 여기서 $\Delta\phi_T(f_0)$ 는 중심 주파수에서의 위상 천이량이다.

<81> 한편, 상기 도 2 (a)의 실시예에서 언급한 내용 중 다른 실시예에도 적용할 수 있는 내용은 다른 실시예에서 특별히 언급하지 않아도 이를 적용할 수 있는 것은 당업자에게 자명하며, 따라서 본 발명에 따른 다른 실시예인 도 2 (b) 회로망에 대해서도 상기 도 2 (a) 회로망에서와 동일한 방법으로 그 회로 구조에 대한 이론적인 해석이 가능할 것이다.

<82> 전술한 바와 같이, 도 2 의 위상 천이기 구조는 임의의 위상 천이를 갖는 일반적인 위상 천이기 설계에 응용이 가능하다. 특히, 경로 2 의 기준 회로망은 개방 및 단락 병렬 스터브들(OSL1, OSL2, SSL1, SSL2)과 결합 선로(CL1, CL2)를 결합하여 이중으로 보다 강한 위상 산란 특성을 제공할 수 있으므로 180도 비트와 같이 비교적 큰 위상 천이를 갖는 광대역 위상 천이기 설계에 매우 적합하다.

<83> 한편, 180도 위상 천이기는 디지털 위상 천이기 설계시 전기적인 특성(대역폭 특성)에 가장 많은 영향을 끼치는 가장 중요한 단위 비트 위상 천이기이며, 기준 회로망에서 개방 및 단락 병렬 스터브들(OSL1, OSL2, SSL1, SSL2)에 의한 위상 산란 특성은 결합 선로(CL1, CL2)에 의한 위상 산란 특성보다 상대적으로 훨씬 우세하게 된다. 아래에서는 본 발명에 따른 위상 천이기의 구조를 이용하여 180도 위상 천이기를 설계하는 과정에 대해 상세히 서술하기로 한다.

<84> 주파수 응답에 따른 입출력 임피던스 정합과 위상 특성을 최적화시키기 위해서는 [수학식 11], [수학식 15] 내지 [수학식17], 그리고 [수학식 19]로부터 컴퓨터 시뮬레이션을 통해 설계 변수 Z_m , Z_s , Θ_m , 그리고 R 의 관계가 최적으로 선택되어야 한다. 낮은 유전율의 기판을 사용하는 HMIC 기술로 제작이 가능한 결합 선로(CL1, CL2)의 임피던스 비(ratio, R)는 대체적으로 1.7 이하이다. 그러므로, 실제적으로 HMIC 기술로 쉽게 구현 가능한 180도 위상 천이기는 상기 설계 관점으로부터 $R = 1.7$ 과 입출력 정재파비(VSWR) = 1.15 : 1(반사 손실 특성 23.12dB에 해당) 및 최대 위상 오차가 2도 이하인 설계 조건들을 만족하도록 회로 설계 변수들이 결정되어야 한다.

<85> [수학식 11], [수학식 15] 내지 [수학식 17], 그리고 [수학식 19]를 이용한 컴퓨터 시뮬레이션을 통하여 회로 설계 변수들인 Z_m 과 Z_s 의 값들은 각 Θ_m 의 변화에 따라 도 5 에 도시된 바와 같이 최적으로 주어진다.

<86> 도 5 는 Θ_m 값의 변화에 따른 최적의 Z_m 과 Z_s 의 값을 나타내는 그래프이다. 도 5 에 도시된 그래프부터 주어진 입출력 정합 및 최대 위상 오차의 설계 조건들을 동시에 만족시키는 주 전송 선로(TL1, TL2)의 특성 임피던스 Z_m 과 스터브(OSL1, OSL2, SSL1, SSL2)의 특성 임피던스 Z_s 의 관계는, Θ_m 이 증가할수록 Z_m 은 비선형적으로 증가하며, Z_s 는 비선형적으로 감소하는 값을 갖는다. 특히, Θ_m 값이 약 34.3도에서 Z_m 과 Z_s 는 동일한 값을 갖는다. 또한, 동일한 설계 조건에서의 입출력 정합 및 위상 대역폭들은 Θ_m 의 변화에 따라 도 6 에 도시된 그래프와 같은 관계를 갖는다.

<87> 주어진 입출력 정합 및 최대 위상 오차의 설계 조건들을 동시에 만족시키는 도 5 의 그래프의 Z_m 과 Z_s 의 값을 적용할 경우에는 도 6 에 도시된 바와 같이 Θ_m 이 증가할수록 입출력 VSWR 대역폭은 완만하게 감소하다가 Θ_m 값이 약 40도 이상에서는 거의 동일한 값을 유지한다. 반면에, 위상 응답 대역폭은 Θ_m 값이 약 30도까지는 상대적으로 급격히 감소하다가 다시 완만하게 증가한다. Θ_m 값이 90도일 때는 Θ_c 값이 0도가 되므로 제 2 경로 회로망에서의 결합 선로(CL1, CL2)의 위상 산란 특성은 없어진다. R 이 1.7인 경우, 결합 선로의 위상 산란 특성에 의해서 입출력 VSWR 대역폭 및 위상 응답 대역폭 증가 효과를 얻기 위해서는 도 6 의 그래프로부터 주 전송 선로의 전기적인 길이 Θ_m 을 23.3도 이하로 사용하여야 함을 알 수 있다. 최대 입출력 VSWR 대역폭 및 위상 응답 대역폭은 모두 Θ_m 값이 0도일 때이며, 각각 50.6% 및 65.2%의 값을 갖는다.

<88> 아래에서는 주 전송 선로(TL1, TL2)의 길이 Θ_m 이 0도일 때, 결합 선로(CL1, CL2)의 임피던스 비인 R 값의 변화에 따른 회로 설계 변수들에 대하여 상세히 서술한다.

<89> 입출력 VSWR = 1.15:1 및 최대 위상 오차가 2도 이하(설계 조건 I), 그리고 입출력 VSWR = 1.25:1(반사 손실 특성 19.08 dB에 해당) 및 최대 위상 오차가 5도 이하(설계 조건 II)인 설계 조건들을 각각 만족하는 회로 설계 변수 Z_m 과 Z_s 의 값들은 R 값의 변화에 따라 도 7 의 그래프에 도시된 바와 같이 최적으로 주어진다.

<90> 도 7 에 도시된 바와 같이, 주 전송 선로(TL1, TL2)의 특성 임피던스 Z_m 과 스터브(OSL1, OSL2, SSL1, SSL2)의 특성 임피던스 Z_s 의 관계는 R이 증가할수록 Z_m 은 비선형적으로 감소하며, Z_s 는 비선형적으로 증가하는 값을 갖는다. 또한, 동일한 설계 조건들하에서 R 값의 변화에 따른 입출력 정합 및 위상 대역폭들은 도 8 에 도시된 그래프와 같이 주어진다. 도 8 의 그래프는 설계 조건 I에서 설계 조건 II로 조건을 완화하면 각 대역폭들이 전반적으로 크게 증가함을 보여준다.

<91> 본 발명에 따라 설계된 180도 위상 천이기의 위상 대역폭 특성은 설계 조건 I의 경우에 는 R 값이 약 2.2일 때 최대 106.3%를 얻으며, 설계 조건 II의 경우에는 R 값이 약 1.6일 때 최대 121%까지 얻을 수 있다.

<92> 한편, 입출력 임피던스 정합 대역폭은 R 값이 증가함에 따라 정합 대역폭도 천천히 증가함을 알 수 있다. 이것은 도 7 에 도시된 그래프를 살펴보면 알 수 있듯이 R 값이 증가할수록 Z_m 은 서서히 50Ω 근방으로 수렴하는 반면에 Z_s 는 상대적으로 급격히 증가하여 경로의 회로망에서 개방 및 단락 스터브의 역할을 제대로 못하기 때문이다.

<93> 도 9 및 도 10은 설계 조건 I, II에서 R 값의 변화에 따른 입출력 반사 손실의 정규화 주파수 응답 특성과 위상 오차의 정규화 주파수 응답 특성을 나타내는 그래프이다. 일반적으로

회로의 주 전송 선로(TL1, TL2)에 연결된 병렬 스터브(OSL1, OSL2, SSL1, SSL2)는 대역 저지(band stop) 특성을 보여준다. 그러므로, 도 9에서 보는 바와 같이 동작 주파수 대역 외에서 나타나는 심한 임피던스 열화 특성은 스터브에 의한 주파수 제한 특성에 기인한 것이다. 도 9에서 R 값이 증가 할수록 입출력 임피던스 대역폭은 증가함을 알 수 있는데 이것은 스터브(OSL1, OSL2, SSL1, SSL2) 임피던스는 점점 커지면서 주 전송 선로(TL1, TL2)의 임피던스는 50 Ω 부근으로 수렴하기 때문이다. 반면에, 도 10의 그래프에 도시된 위상 대역폭 특성에서는 R 값의 변화에 대하여 대역폭 특성이 증가하다가 다시 감소하는 특성을 보여준다. 입출력 $VSWR = 1.15:1$ 및 최대 위상 오차가 2도 이하인 전기적인 성능 조건 하에서 제안된 180도 광대역 위상 천이기 구조에 대한 이론 및 설계 검증을 위하여, 유전율 2.17, 기판 두께 20 mils, 동박 두께 0.5 oz 및 탄젠트 손실 0.0009(@10GHz)를 갖는 Taconic사의 TLY-5A 테프론 기판을 사용하여 중심 주파수 3 GHz에서 동작하는 4 종류의 위상 천이기들을 제작하였다. HMIC 기술의 허용 오차를 고려하여 구현 가능한 결합 선로 임피던스 비 R 은 1.7로 선택하였고, 주 전송 선로(TL1, TL2)의 길이 Θ_m 이 각각 0도(제1종), 10도(제2종), 그리고 90도(제3종)인 경우의 위상 천이기들을 설계하였다. Θ_m 이 90도일 때는 결합 선로(CL1, CL2)를 사용하지 않는 경우이다. 또한, 기존의 표준 쉬프만 위상 천이기의 위상 특성과 비교하기 위하여 R 이 1.7일 때 표준 쉬프만 위상 천이기(제4종)를 설계 제작하였다. 제작을 위한 위상 천이기들의 설계 변수들은 [수학식 11], [수학식 15] 내지 [수학식 17], 그리고 [수학식 19]로부터 시뮬레이션을 통해 얻어진 도 5의 설계 그래프를 이용하여 [표 1]과 같이 요약 정리하였다.

<94> 【표 1】

본 발명에 따른 180도 위상 천이기에서 기준 회로망의 설계 변수값

항목		$\Theta_m=0$ 도	$\Theta_m=10$ 도	$\Theta_m=90$ 도	표준 쉬프만
주 전송 선로 및 스터브	Z_m	63.8Ω	65.3Ω	80.5Ω	50.0Ω
	Z_s	84.1Ω	80.6Ω	63.7Ω	-
	Θ_s	45.0도	45.0도	45.0도	-
결합 선로 $R=1.7$	Z_{me}	83.2Ω	85.1Ω	-	65.2Ω
	Z_{mo}	48.9Ω	50.1Ω	-	38.3Ω
	Θ_c	90.0도	82.3도	-	90.0도
대역폭	입출력 정합	50.4%	48.7%	46.1%	∞ (정합)
	위상	65.4%	56.3%	50.6%	3.2%

<95> [표 1] 을 살펴보면, 표준 쉬프만 위상 천이기의 경우 본 발명에서 제안하는 다른 설계 구조들에 비하여 입출력 정합 대역폭은 우수하나 위상 대역폭은 현저히 떨어진다. 또한, R 값이 동일하게 1.7 인 경우에 주 전송 선로(TL1, TL2)의 임피던스를 비교하면 표준 쉬프만 위상 천이기 구조가 상대적으로 가장 작다. 이것은 결합 선로(CL1, CL2)의 기모드 임피던스 Z_{mo} 가 상대적으로 작음을 의미하며, 결합 선로(CL1, CL2)의 구현을 어렵게 만든다.

<96> 도 11 은 각각 독립적으로 제작된 180도 위상 천이기의 사진이다.

<97> 도 12 내지 도 15 는 도 11 의 각 위상 천이기들의 레이아웃(layout)에 대하여 상용 EM(ElectroMagnetic) 시뮬레이터를 이용하여 시뮬레이션한 전기적인 성능과 HP 8510C 벡터 망 분석기를 이용하여 측정한 전기적 성능을 나타내는 그래프이다. 도 12 내지 도 15 에 도시된 그래프에 나타난 실험 결과들은 입출력 SMA(Sub Miniature A) 커넥터를 포함한 결과들로서 커넥터의 특성과 PCB(Printed Circuit Board)의 에칭 오차(under etching) 기인한 결합 선로의 임피던스 변화로 인한 입출력 반사 손실의 열화 현상 및 상대적으로 광대역화되는 현상을 보여 주고 있다. 측정 결과들은 커넥터나 PCB 제작 관련 외부 제약 조건들 때문에 입출력 정합 및

위상 특성들이 EM 시뮬레이션 결과들 또는 이상적인 결과들과는 약간의 차이를 보여 주었다. 그러나, 이러한 성능 비교 오차들은 커넥터 특성을 보상하고 PCB 에칭 오차를 줄인다면 보다 근접한 성능들을 얻을 수 있다. 전반적으로 측정 결과들은 시뮬레이션 결과들과 비교하여 전기적인 특성 경향은 잘 일치함을 보여주었다. 입출력 반사손실 14dB(또는 VSWR = 1.5:1)를 고려한 대역폭과 최대 위상 오차 25도를 고려한 위상 대역폭 특성은 [표 2]에 요약 정리하였다.

<98> 【표 2】

본 발명에 따른 180도 위상 천이기의 측정 대역폭 특성

항목	$\Theta_m=0$ 도	$\Theta_m=10$ 도	$\Theta_m=90$ 도	표준 쥐프만
14dB 반사 손실 대역폭	66.8%	61.3%	57.1%	∞ (정합*)
25도 위상 대역폭	94.8%	62.5%	55.8%	8.7%

<99> (*) 12 dB 반사 손실 고려

<100> [표 2]의 결과들은 도 6에서 이미 예상된 바와 같이 Θ_m 이 0도일 때 입출력 정합 및 위상 대역폭 특성이 가장 우수함을 보여 준다. [표 2]의 측정 대역폭 특성들은 [표 1]의 이상적인 대역폭 특성들과는 성능 측정 조건들이 서로 다르기 때문에 정확히 비교할 수는 없다. 그러나, 본 발명에서 제안하는 구조를 사용하여 180도 위상 천이기를 설계할 경우에는 기존의 위상 천이기 구조들과 비교하여 HMIC 또는 MMIC 설계 기술로 광대역 특성을 얻을 수 있다는 것은 명확하다.

<101> 이상에서 설명한 본 발명은 전술한 실시예 및 첨부된 도면에 의해 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

【발명의 효과】

<102> 상기와 같은 본 발명은, 원하는 위상 천이량을 위한 위상 오차 보정을 기준 회로망의 $\lambda/8$ (45도) 개방 및 단락 이중 병렬 스터브들의 특성 임피던스와 주 전송 선로의 특성 임피던스 그리고 결합 선로의 결합 임피던스 비로 조정함으로써 광대역 특성을 얻을 수 있으며, 기준 회로망이 보다 강한 위상 산란 특성을 제공할 수 있으므로 180도 비트와 같이 비교적 큰 위상 천이를 갖는 광대역 위상 천이기 설계를 쉽게 할 수 있는 효과가 있다.

<103> 또한, 본 발명은, 결합 선로를 이용하므로 회로 소형화를 기할 수 있는 효과가 있으며, 종래의 위상 천이기 구조에서 보이는 제작상의 단점을 극복하여 HMIC 및 MMIC 기술로 모두 구현할 수 있는 효과가 있다.

【특허청구범위】**【청구항 1】**

광대역 위상 천이기에 있어서,

입출력 특성 임피던스가 Z_0 이며 전기적 길이가 Θ_1 인 기준 표준 전송 선로를 포함하는
제 1 경로 회로망;

중심에 특성 임피던스가 Z_m 이고 전기적 길이가 Θ_m 인 대칭적인 두 개의 주 전송 선로가
결합 선로에 의해 결합되어 위치되며, 상기 주 전송 선로의 양 끝단에 특성 임피던스가 Z_s 이고
전기적 길이가 Θ_s 인 개방 병렬 스터브 및 단락 병렬 스터브가 연결된 제 2 경로 회로망; 및

상기 제 1 경로 회로망과 상기 제 2 경로 회로망 중에서 하나의 경로만을 선택하는 스
위칭 수단

을 포함하는 광대역 위상 천이기.

【청구항 2】

제 1 항에 있어서,

상기 결합 선로는,

단일 구조인 것

을 특징으로 하는 광대역 위상 천이기.

【청구항 3】

제 1 항에 있어서,

상기 결합 선로는,
이중 병렬 구조인 것
을 특징으로 하는 광대역 위상 천이기.

【청구항 4】

제 1 항 내지 3 항 중 어느 한 항에 있어서,
상기 제 1 경로 회로망의 기준 표준 전송 선로는,
입출력 특성 임피던스 Z_0 를 조절할 수 있으며 원하는 위상 천이량에 따라 전기적 길이
 Θ_1 을 조절할 수 있는 것
을 특징으로 하는 광대역 위상 천이기.

【청구항 5】

제 1 항 내지 3 항 중 어느 한 항에 있어서,
상기 제 1 경로 회로망의 기준 표준 전송 선로의 전기적 길이 Θ_1 은,
동작 주파수 대역의 중심 주파수(f_0)에서 설계된 기본 위상 천이량에 원하는 위상 천이
량을 얻기 위한 부가적인 전기적 길이를 합한 값을 갖는 것
을 특징으로 하는 광대역 위상 천이기.

【청구항 6】

제 1 항 내지 3 항 중 어느 한 항에 있어서,

상기 제 2 경로 회로망의 결합 선로는,

우모드 및 기모드에 대한 등가 임피던스 Z_{me} , Z_{mo} 와 전기적 길이 Θ_c 및 결합 특성 R 이
하기 수학식과 같은 관계를 갖는 것
을 특징으로 하는 광대역 위상 천이기.

$$Z_{me} = \sqrt{R} Z_m$$

$$Z_{mo} = Z_m / \sqrt{R}$$

$$\Theta_c = \tan^{-1} \left(\sqrt{R} \left\{ \frac{1 - \cos(180^\circ - 2\Theta_m)}{1 + \cos(180^\circ - 2\Theta_m)} \right\} \right)$$

$$R = Z_{me} / Z_{mo}$$

【청구항 7】

제 1 항 내지 3 항 중 어느 한 항에 있어서,

상기 제 2 경로 회로망의 주 전송 선로와 결합 선로의 전기적인 길이는,
중심 주파수에서 180도 인 것
을 특징으로 하는 광대역 위상 천이기.

【청구항 8】

제 1 항 내지 3 항 중 어느 한 항에 있어서,

상기 제 2 경로 회로망의 개방 병렬 스터브 및 단락 병렬 스터브의 전기적 길이는,
중심 주파수에서 45도 인 것
을 특징으로 하는 광대역 위상 천이기.

【청구항 9】

제 1 항 내지 3 항 중 어느 한 항에 있어서,
상기 제 2 경로 회로망의 주파수에 따른 위상 기울기는,
원하는 위상 천이량에 따라 주 전송 선로의 전기적 길이 Θ_m , 주 전송 선로의 특성 임피
던스 Z_m , 병렬 스터브들의 특성 임피던스 Z_s , 그리고 결합 선로의 결합 특성 R 을 조정함으로써
결정되는 것
을 특징으로 하는 광대역 위상 천이기.

【청구항 10】

제 1 항 내지 3 항 중 어느 한 항에 있어서,
상기 스위칭 '수단은,
상기 제 1 경로 회로망에 연결되는 제 1 다이오드 및 제 2 다이오드 쌍과 상기 제 2 경
로 회로망에 연결되는 제 3 다이오드 및 제 4 다이오드 쌍의 토클 스위칭(toggle switching)
동작을 통해 제 1 경로 회로망과 제 2 경로 회로망 중에서 하나의 경로만을 선택하는 것
을 특징으로 하는 광대역 위상 천이기.

【청구항 11】

제 5 항에 있어서,

동작 주파수 대역의 중심 주파수(f_0)에서 설계된 기본 위상 천이량은,

180도 인 것

을 특징으로 하는 광대역 위상 천이기.

【청구항 12】

제 1 항 내지 제 3 항에 있어서,

상기 제 1 경로 회로망의 산란 매개 변수는,

하기 수학식과 같은 관계를 갖는 것

을 특징으로 하는 광대역 위상 천이기.

$$S_{11} = S_{22} = \frac{1}{2}(\Gamma_{e1} + \Gamma_{o1}) = 0$$

$$S_{21} = S_{12} = \frac{1}{2}(\Gamma_{e1} - \Gamma_{o1}) = (\cos\theta_1 - j\sin\theta_1)$$

【청구항 13】

제 1 항 내지 제 3 항에 있어서,

상기 제 2 경로 회로망의 산란 매개 변수는,

하기 수학식과 같은 관계를 갖는 것

을 특징으로 하는 광대역 위상 천이기.

$$S_{33}=S_{44}=\frac{1}{2}(\Gamma_{e2}+\Gamma_{o2})=\frac{1}{2}\left(\frac{Y_0-jT_e(f)}{Y_0+jT_e(f)}+\frac{Y_0+jT_o(f)}{Y_0-jT_o(f)}\right)$$

$$S_{43}=S_{34}=\frac{1}{2}(\Gamma_{e2}-\Gamma_{o2})=\frac{1}{2}\left(\frac{Y_0-jT_e(f)}{Y_0+jT_e(f)}-\frac{Y_0+jT_o(f)}{Y_0-jT_o(f)}\right)$$

【청구항 14】

제 1 항 내지 제 3 항에 있어서,

상기 위상 천이기의 상대적인 위상 천이량은,

하기 수학식과 같은 관계를 갖는 것

을 특징으로 하는 광대역 위상 천이기.

$$\Delta\phi_r(f)=\text{ang}(S_{21})-\text{ang}(S_{43})=-\theta_1(f)+\pi-\tan^{-1}\left(\frac{Y_0^2+T_eT_o}{T_e-T_o}\right)$$

【청구항 15】

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 제 2 경로 회로망의 주 전송 선로의 특성 임피던스는,

상기 제 2 경로 회로망의 주 전송 선로의 전기적 길이 이 증가함에 따라 비 선형적으로 증가하고,

상기 제 2 경로 회로망의 개방-단락 스터브의 특성 임피던스는,

상기 제 2 경로 회로망의 주 전송 선로의 전기적 길이 이 증가함에 따라 비 선형적으로 감소하는 것

을 특징으로 하는 광대역 위상 천이기.

【청구항 16】

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 제 2 경로 회로망의 주 전송 선로의 특성 임피던스는,

상기 제 2 경로 회로망의 결합 선로의 결합 특성 이 증가함에 따라 비선형적으로 감소하고,

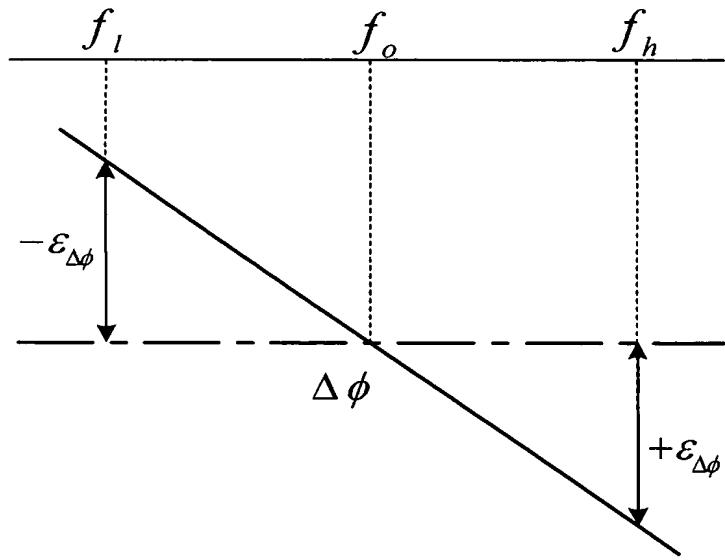
상기 제 2 경로 회로망의 개방-단락 스터브의 특성 임피던스는,

상기 제 2 경로 회로망의 결합 선로의 결합 특성 이 증가함에 따라 비선형적으로 증가하는 것

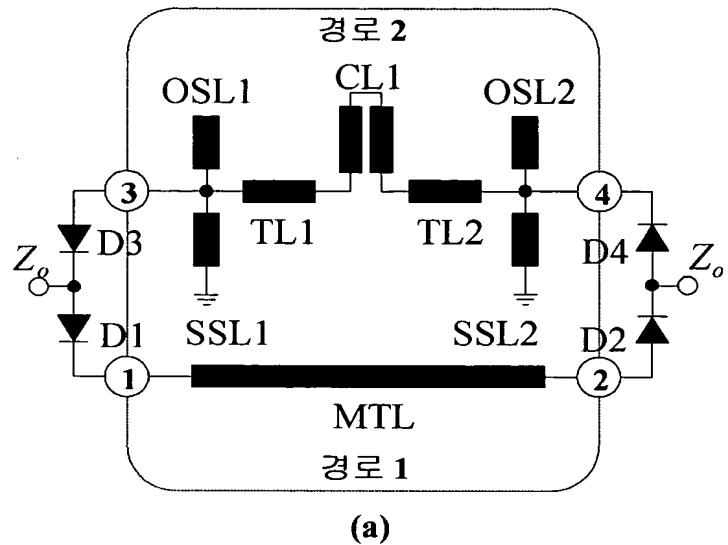
을 특징으로 하는 광대역 위상 천이기.

【도면】

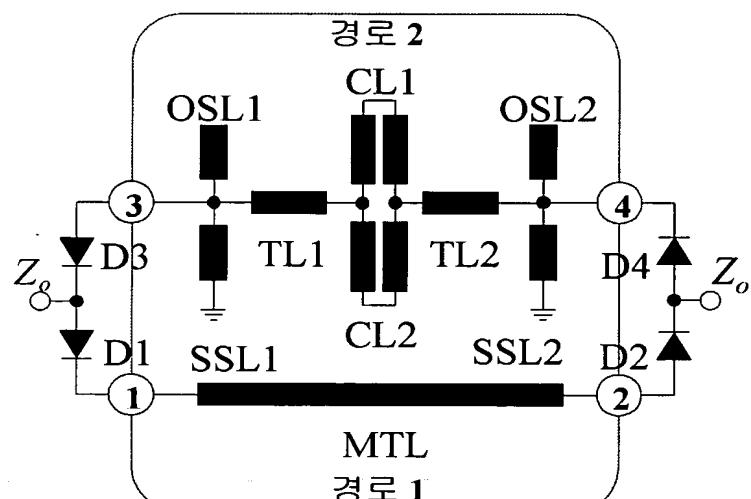
【도 1】



【도 2】

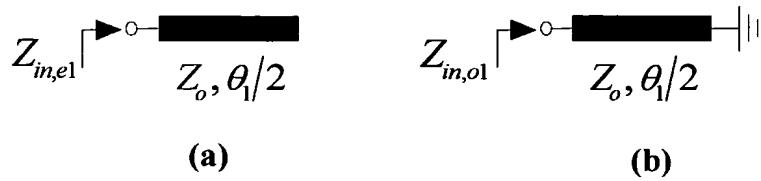


(a)

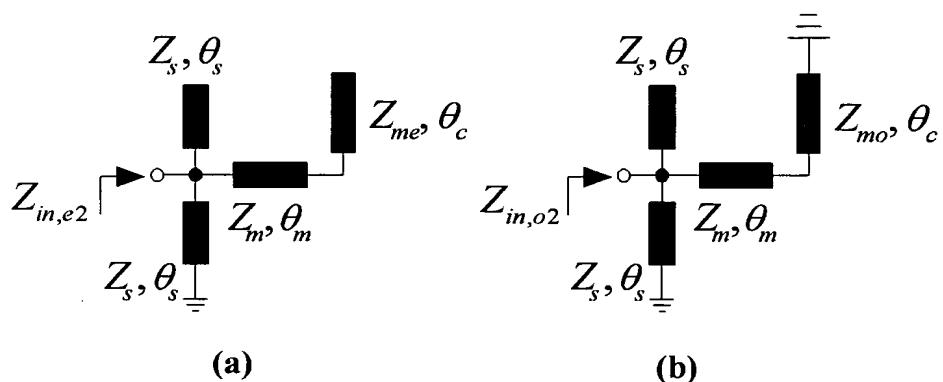


(b)

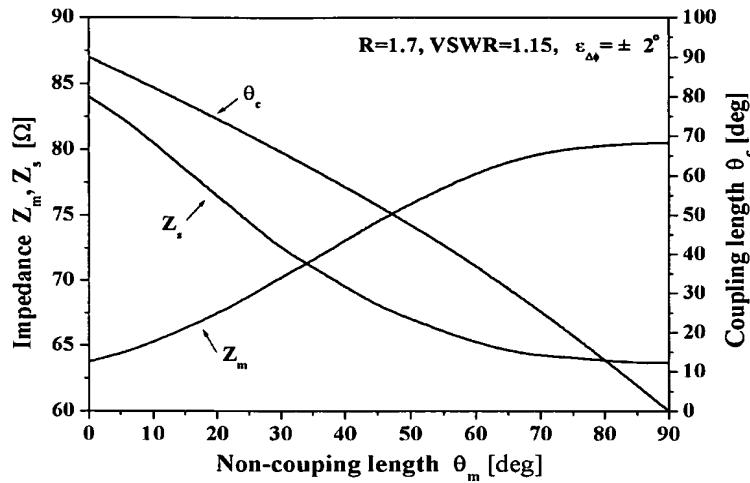
【도 3】



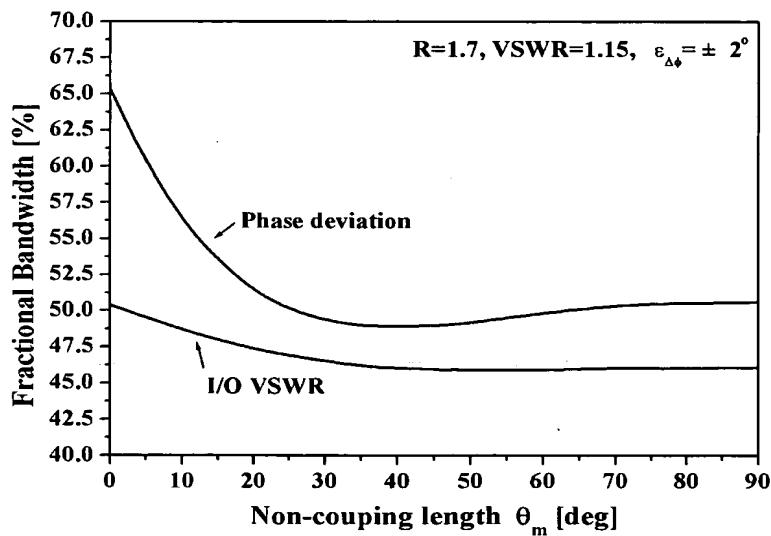
【도 4】



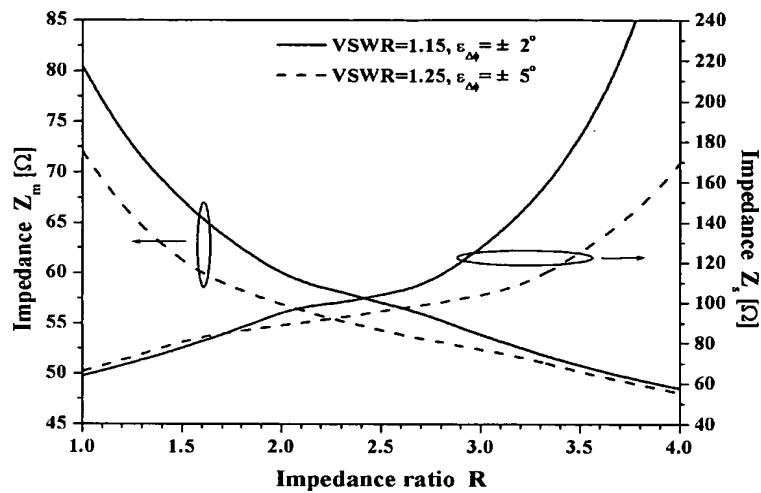
【도 5】



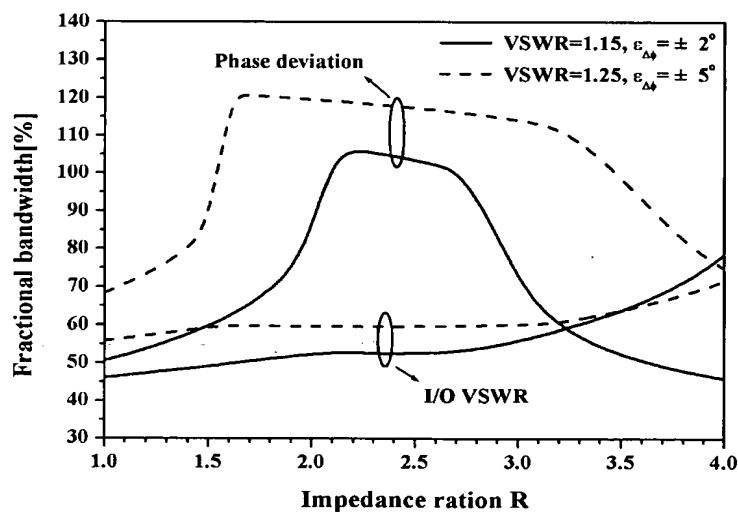
【도 6】



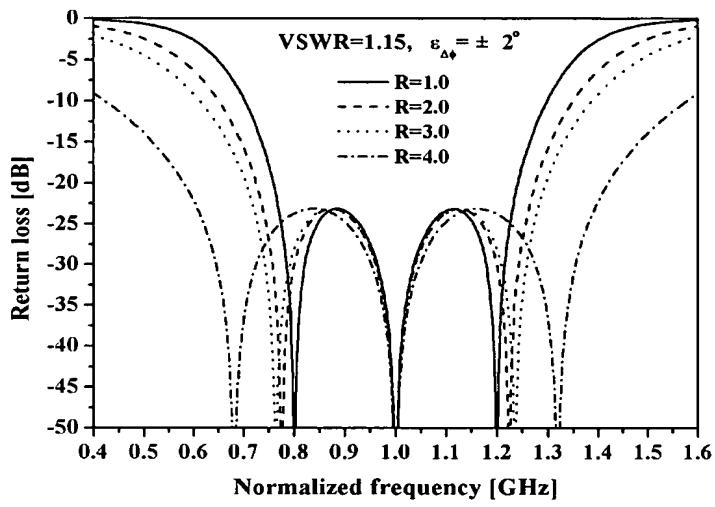
【도 7】



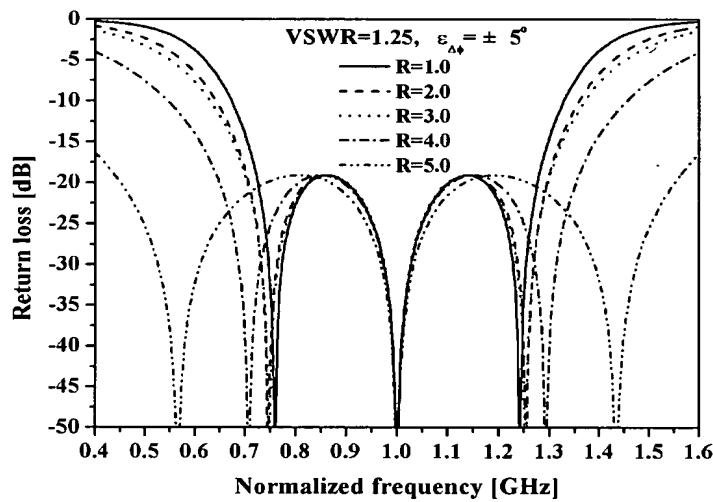
【도 8】



【도 9】

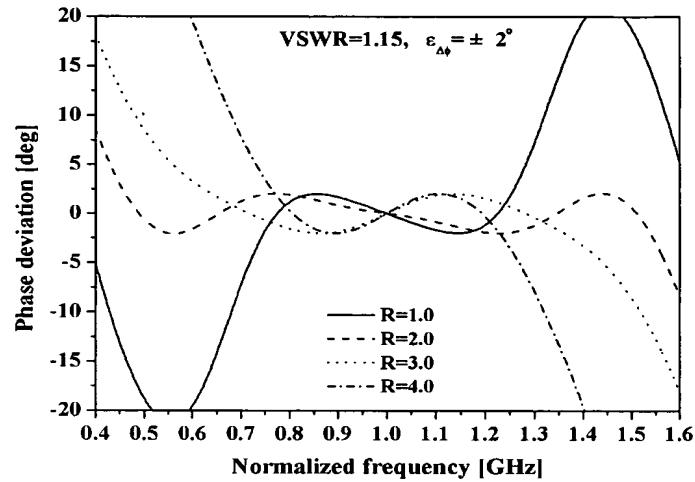


(a)

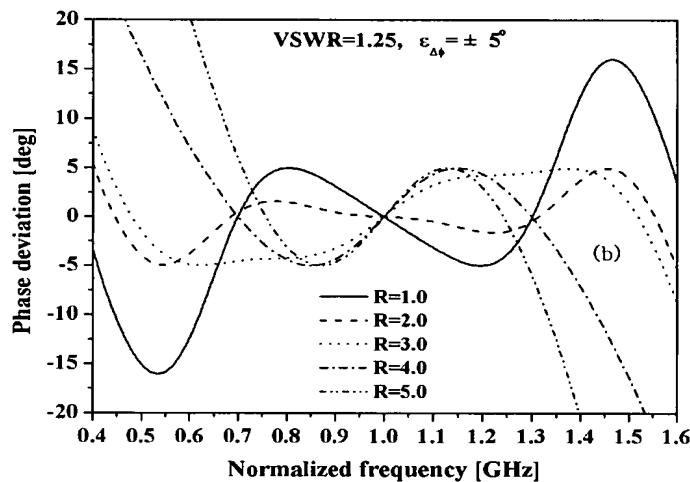


(b)

【도 10】

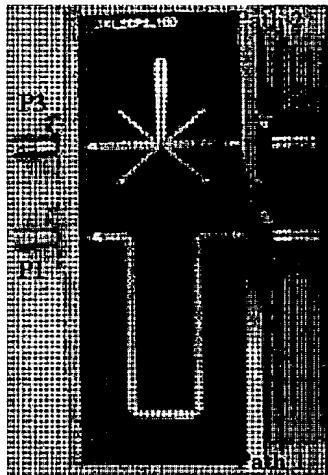


(a)

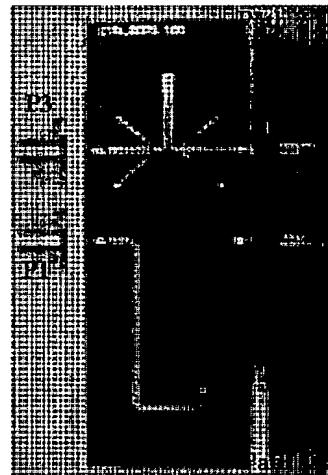


(b)

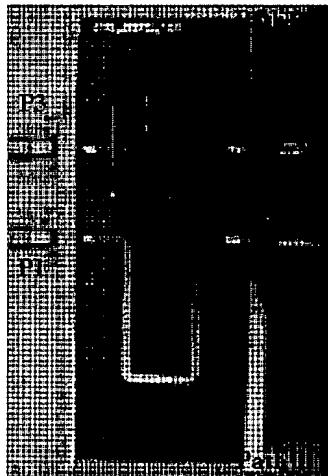
【도 11】



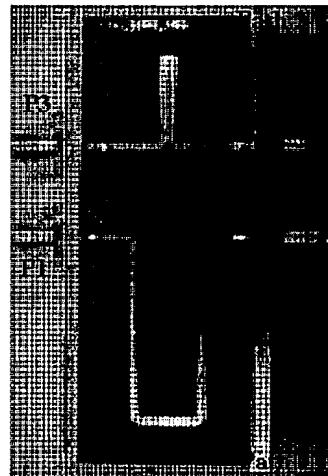
(a)



(b)

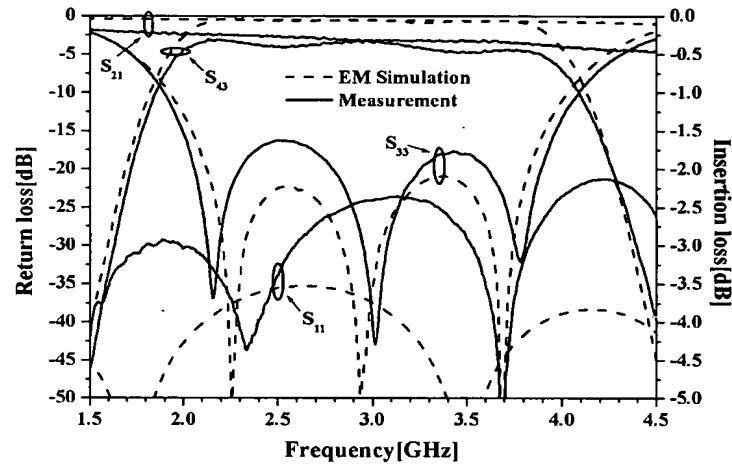


(c)

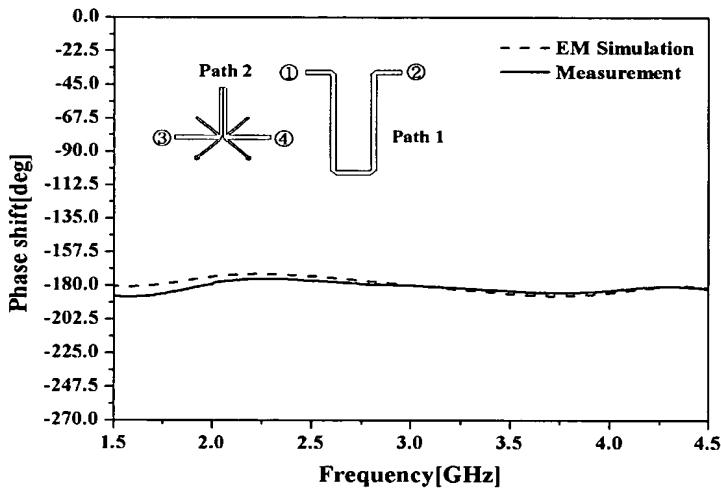


(d)

【도 12】

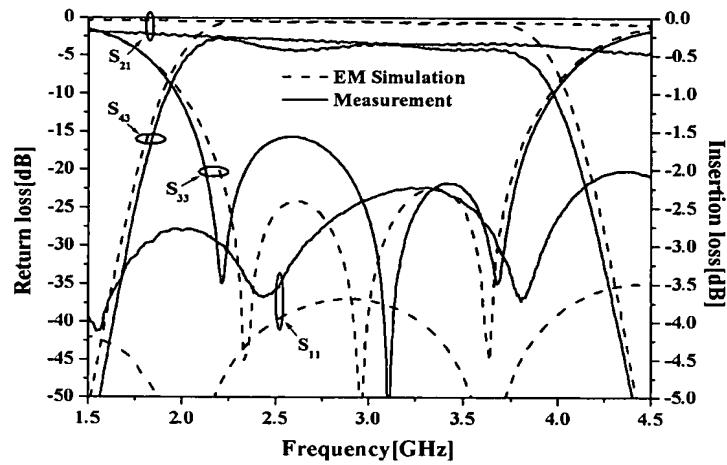


(a)

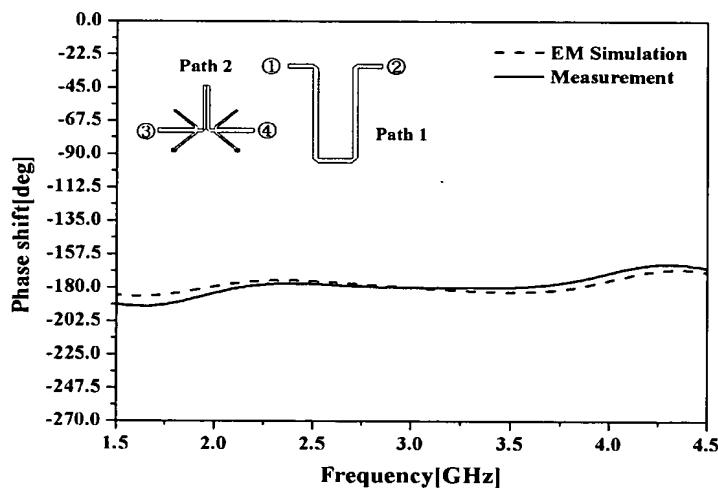


(b)

【도 13】

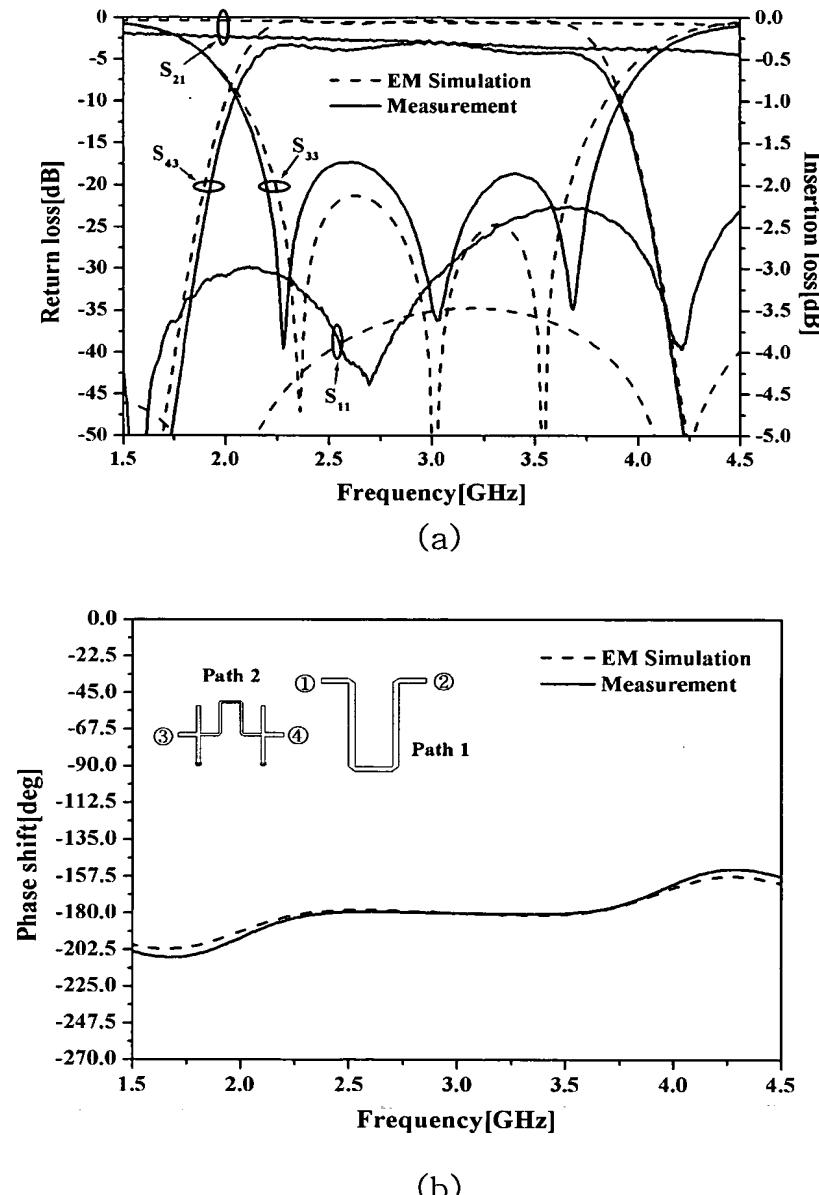


(a)

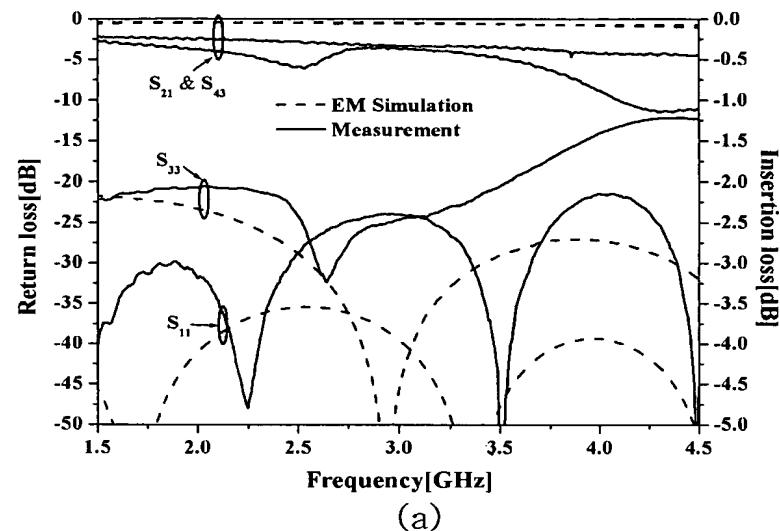


(b)

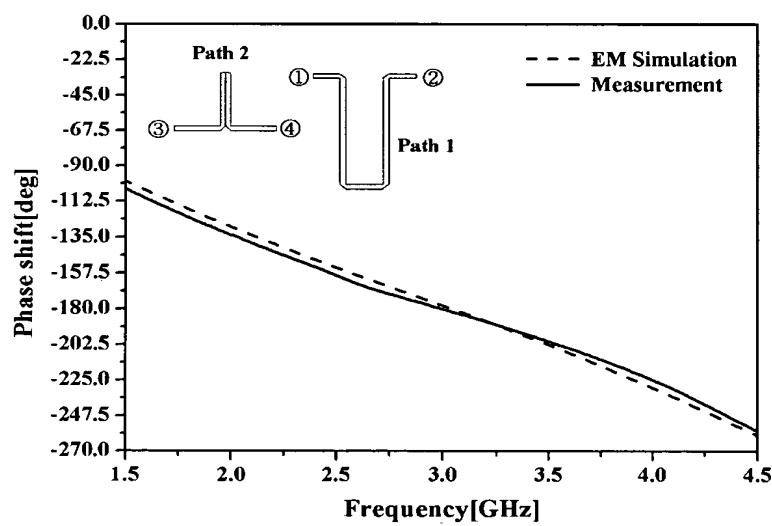
【도 14】



【도 15】



(a)



(b)